

Component:	VDIO	PSP:	-
Document:	Funktions-Test über lange Verbindungskabel		08.02.2017
Authors:	K. Lang, H. Reeg		ED Group

1 Versuchsziele

Für die Auslese der IFCs an den FAIR-Beschleunigern werden Signalübertragungen über Strecken von bis zu 300m erwartet. Das VDIO bietet dazu die Möglichkeit durch Verwendung der sogenannten Deported Electronic, mithilfe von Cat5-TP-Kabeln die Signalübertragung und Stromversorgung über diese lange Strecke zu gewährleisten (siehe V-DIO User Manual, <http://www-bd.gsi.de/dokuwiki/doku.php?id=projects:v-dio>).

Die Ansteuerung des IFCs über die Deported Electronic wurde im Labor mit Kabeln von $\leq 280\text{m}$ länge getestet und als fehlerfrei befunden.

Für den GSI SIS18 Retro-Fit soll nun getestet werden, ob bereits vorhandene IFCs über die bereits verlegten Leitungen - auch ohne Verwendung der Deported Electronic und Verlegung von Cat5-Kabeln - mit dem V-DIO gesteuert und ausgelesen werden können.

Im Laborversuch wurde im Vorfeld festgestellt, dass das Overload-Signal des IFC bereits über ein Kabel von ca. 100m länge nicht mehr zuverlässig ausgelesen werden kann. Es sollte deshalb gleichzeitig auch versucht werden, welche Maßnahmen getroffen werden können, um das Signal wieder adäquat bereitzustellen.

2 Messumgebung

Getestet wurde die Verbindung vom IFC in HTP zum V-DIO im Elektronikraum.

Kabelbezeichnung: HTPDI12/STSI-ELR/46/D27-18

Kabeltyp: LiYCY 16x0,14mm²

Kabellänge: < 200m (26 Ohm)

3 Ergebnisse

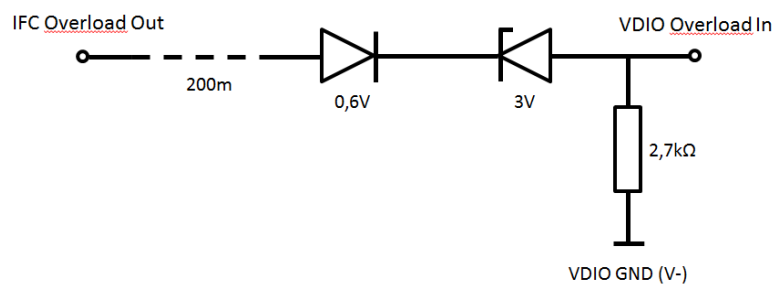
Signal	Ergebnis	Bemerkung
Range	Ok	Geschaltet mit VDIO
ID-Auslese	Ok	Ausgelesen mit VDIO
Pulse	Ok	Vergleich von VDIO- und IFC-Ausgang mit Frequenzzählern
Overload	Fehlerhaft	Behebung durch zusätzliche Diodenschaltung (siehe 1.5) vor VDIO-Eingang erfolgreich getestet.

4 Fehlerbehebung

Grund für das fehlerhafte Overload-Signal ist die Anhebung des Massebezugpunktes auf IFC-Seite durch den Leitungswiderstand der V-Leitung und den dadurch fließenden Strom. Bei elektrischem Low-Pegel vom IFC wurde eine Spannung auf V-DIO Seite von 2,8V gemessen, was deutlich über der zulässigen Spannung für TTL-Low-Pegel liegt.

Ein Versuch, durch Modifikation des IFCs über Verlegung des Massebezugpunktes des Overload-Ausgangstreivers auf eine andere Rückleitung (ID return) das Potential zu senken, brachte keine ausreichende Verbesserung.

Anschließend wurde eine Beschaltung des V-DIO Eingangs mit Dioden vorgenommen, die die nötige Senkung des Eingangssignals erbrachte.



Folgende Eingangsspannungen wurden dadurch anschließend am VDIO gemessen:

Low Pegel $U_L = 0,6V$

High Pegel $U_H = 3,1V$

Damit befindet sich damit auch innerhalb der Schwellwerte für TTL-Pegel. Das Signal wurde anschließend dann auch vom V-DIO richtig ausgelesen.

5 Bemerkungen

Im Nachgang wurde festgestellt, dass das im IFC elektronisch erzeugt OVLD-Signal auch extern per Software, d. h. durch Vergleich der counts in einem (jeweils gesetzten) Zählintervall mit einem vorgegebenen Grenzwert generiert werden kann. Dieses Verfahren entspricht funktional der Prozedur per „f/U-Konversion/Komparator“ im IFC. Zukünftig könnte daher die Auswertung des OVLD-bits am entsprechenden V-DIO-pin entfallen und ersatzweise die geschilderte Software-Variante implementiert werden. Eine Nachrüstung der bereits vorhandenen V-DIO-Hardware mit der o.g. Schaltung (bis zu 64 Kanäle!) wäre damit ebenfalls obsolet.